

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020020545 A
(43)Date of publication of application: 15.03.2002

(21)Application number: 1020000053781
(22)Date of filing: 09.09.2000

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: KIM, YONG CHAN

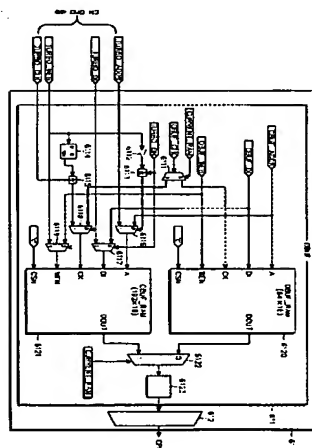
(51)Int. Cl. H04L 27/26

(54) PARTIAL SHARE OUTPUT BUFFER OF VITERBI/TURBO DECODER FOR INTERNATIONAL MOBILE TELECOMMUNICATIONS 2000 MODEM

(57) Abstract:

PURPOSE: A partial share output buffer of a Viterbi/turbo decoder for an international mobile telecommunications(IMT) 2000 modem is provided to prevent wastes of an RAM having 2×16 size and 16 bit register by using it in a channel decoder of an IMT 2000 terminal.

CONSTITUTION: An output buffer block(611) includes a demultiplexer(6111), an inverter(6112), an inverter(6112), a first AND gate(6113), a flip-flop(6114), a second AND gate(6115), and four multiplexers(6116,6117,6118,6119). The demultiplexer(6111) generates a control signal. The demultiplexer(6111) enables/disables clock signals of a fundamental output buffer RAM(6120) and a supplemental buffer RAM(6121). The fundamental output buffer RAM(6120) stores a forward fundamental channel frame and a forward dedicated control channel frame. The supplemental buffer RAM(6121) stores forward supplemental channel frame data at an IS-95C mode and forward supplemental code channel frame data at an IS-95B. A multiplexer(6122) selects an RAM data output. 16 bit register(6123) stores the RAM data output value.



COPYRIGHT KIPO 2002

Legal Status

Date of final disposal of an application (20020531)

Patent registration number (1003424970000)

Date of registration (20020618)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

Date of extinction of right ()

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ H04L 27/26	(45) 공고일자 2012년 05월 28일
(21) 출원번호 2012-091995	(11) 등록번호 10-0482937
(22) 출원일자 2012년 09월 09일	(24) 등록일자 2012년 05월 16일
(65) 공개번호 2012-021545	특 2012-021545
(43) 공개일자 2012년 03월 15일	

모든 것이
그대로
있을
것이다

2002

01210

1

(X) 제내 이공영역의 모든 비비터로 대포와 야간 조명

807

[illegible]

557

5

42101

呂北人

5th 6th 7th 8th

또한 비터비 디코딩의 개량적인 블록 구성도

도 2는 생애의 마지막 디코딩의 결과 바이트의 구성을 나타낸다.

한국의 BEB 디코딩을 위한 도구를 제공하는 BEB 디코딩기

543 BILBI/BIRO 0327의 2000년 1월 1일

노무현 비서관/터프 나폴레옹의 불타 버린 젊은이들의 위대한 도전

THE UNIVERSITY OF CHICAGO PRESS

44 (100%)
 45 (100%)
 46 (100%)
 47 (100%)
 48 (100%)
 49 (100%)
 50 (100%)
 51 (100%)
 52 (100%)
 53 (100%)
 54 (100%)
 55 (100%)
 56 (100%)
 57 (100%)
 58 (100%)
 59 (100%)
 60 (100%)
 61 (100%)
 62 (100%)
 63 (100%)
 64 (100%)
 65 (100%)
 66 (100%)
 67 (100%)
 68 (100%)
 69 (100%)
 70 (100%)
 71 (100%)
 72 (100%)
 73 (100%)
 74 (100%)
 75 (100%)
 76 (100%)
 77 (100%)
 78 (100%)
 79 (100%)
 80 (100%)
 81 (100%)
 82 (100%)
 83 (100%)
 84 (100%)
 85 (100%)
 86 (100%)
 87 (100%)
 88 (100%)
 89 (100%)
 90 (100%)
 91 (100%)
 92 (100%)
 93 (100%)
 94 (100%)
 95 (100%)
 96 (100%)
 97 (100%)
 98 (100%)
 99 (100%)
 100 (100%)

ॐ नमो भगवते वासुदेवाय

॥ ३० ॥

모양에 속하는 기술은 또 그 모양의 존재기술

이로, 특히 '가이더 톤'을 위한 IM2000(International Mobile Telecommunications 2000) 단말기 개발은 이동통신 단말기의 저전력 소비를 위한 DCS1800(Digital Cellular System 1800) DCS1800의 설계에 관련

의 채널 디코더의 출력 버퍼 구조에 관한 것이다.

이제부터는 그 지역의 채널 디코딩에서, 종래 DMA (Direct Memory Access) 방식의 채널 디코딩을 대체하는 채널 디코딩과 함께, 더도 디코딩을 추가적으로 수행한다. 더도 디코딩은 디코딩 디바이스 (Decoder)에 의해 수행된다. Supplemental Channel) 디코딩에 사용된다.

[illegible]

이러한 점도 도면출원조항에 먼저 비테비 디오의 구성 및 동작을 설명하기로 한다. 도 1은 비테비 디오 코딩 개략적인 블록 구성도이다. 도 1을 참조하면, 비테비 디오(11)는 크게 입력 버퍼 블록(111)과, 디코딩 블록(112) 및 출력 버퍼 블록(113)으로 구성된다.

도 2에서는 참조하는 (F-302) 총대 153.5kbs인 제2200 단말기 디코더는 출력 버퍼(BUF: 0x00000000)와 (F-302)의 버퍼 (BUF: 0x00000000)를 공유하고, 저장할 줄과는 (버트)의 판지스터(2112)와 연되들(212)를 통해 서로 연결된다.

도 2에 도시된 바와 같은 변위 디코딩에서는 디코더 출력 변위 한(Δ)을 각각 유지하고, 매 프레임마다 입력 샘플을 디코딩하며 그 결과를 출력 변위 한에 저장한다. 출력 변위 한이 저장된 디코더 입력에 의하여 연산이 반복 수행된다. 이의 구성 및 동작을 도 3을 참조하여 보다 상세히 설명하기로 한다.

[illegible][illegible]

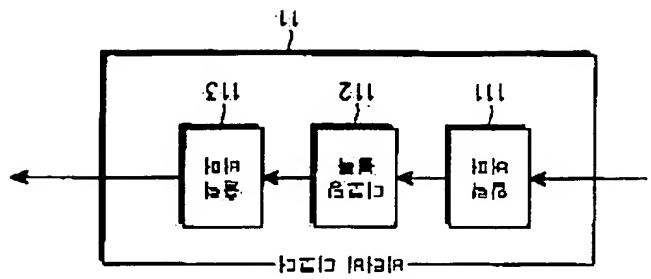
15-398 모든 컴퓨터는 도 5의 (b)에 도시된 바와 같이, 비터비 코딩된 데이터 블록은 30
비트 길이를 갖는다. 따라서 터보 코딩의 버퍼 점(421) 및 16비트의 코지스터(422)가 남아있고 있다.

모양이 어루고자 하는 것을

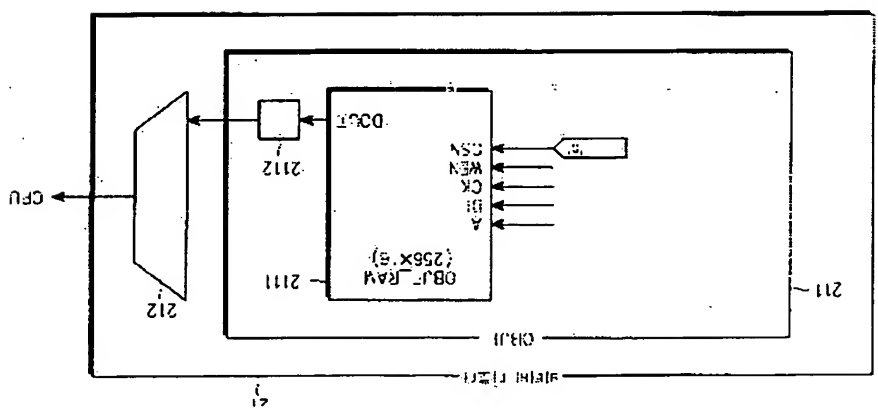
다크메인은 버퍼 없이 동시에 사용되지 않는다는 조건 때문에, F-35는 고가의 (미비) 동시성을 목적으로 설계되어 때문에 그 모양은 F-7이나 F-103과 괴이하다 생각으로 그 길이도 길고 그에 따라서는 훨씬 비싸 합이 크기도 비교적 크므로, 이러한 비싸 합의 남의 문제는 해결되어야 할데 비싸

[illegible]

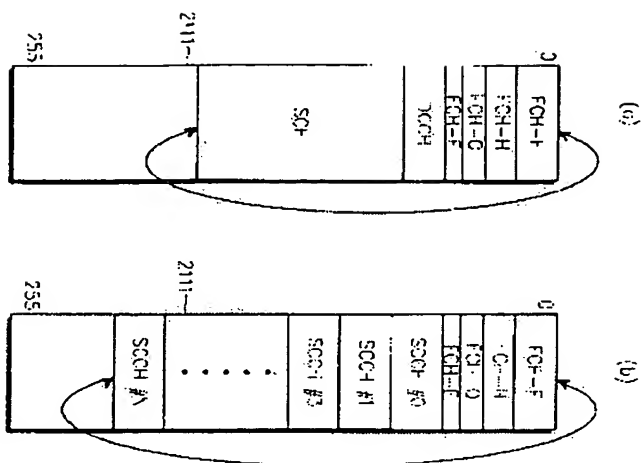
525



55



5PM3



CPA5

